

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 58-097863
 (43) Date of publication of application : 10.06.1983

(51) Int.Cl.

H01L 29/72
 H01L 21/22
 H01L 29/32

(21) Application number : 56-196564
 (22) Date of filing : 07.12.1981

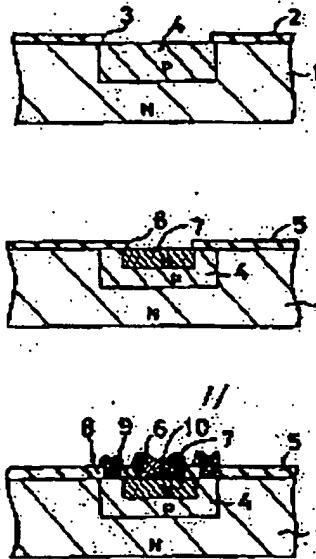
(71) Applicant : TOSHIBA CORP
 (72) Inventor : ETSUNO YUTAKA
 OSHIMA JIRO
 YASUJIMA TAKASHI
 YONEZAWA TOSHIRO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To prevent the generation of segregation, and to obtain the semiconductor device consisting of an excellent low-noise element by forming an amorphous treatment process and an impurity region shaping process..

CONSTITUTION: An oxide film 2 is shaped to the surface of an N type semiconductor substrate 1 through thermal oxidation, electron rays are irradiated while using the film 2 as a mask, and a base forming prearranged region is changed into amorphous. Boron as an impurity is diffused into the base forming prearranged region turned into amorphous, and a base region 4 is shaped. The oxide film 2 is removed, an oxide film 5 is newly formed to the surfaces of the semiconductor substrate 1 and the base region 4, and a window 6 is shaped into a region corresponding to an emitter forming prearranged region in the base region 4 through a photoetching method. The emitter forming prearranged region is changed into amorphous while using the oxide film 5 as a mask, phosphorus as an impurity is diffused, and an emitter region 7 is molded. Extracting electrodes 9, 10 each connected to the base region 4 and the emitter region 7 are shaped, and the semiconductor device 11 is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

⑯ 日本国特許庁 (JP)

⑮ 特許出願公開

⑰ 公開特許公報 (A)

昭58—97863

⑯ Int. Cl.³
H 01 L 29/72
21/22
29/32

識別記号

厅内整理番号
7514—5F
7738—5F
7514—5F

⑯ 公開 昭和58年(1983)6月10日
発明の数 1
審査請求 未請求

(全3頁)

⑰ 半導体装置の製造方法

⑯ 特 願 昭56—196564

⑯ 出 願 昭56(1981)12月7日

⑯ 発明者 越野裕

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑯ 発明者 大島次郎

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑯ 発明者 安島隆

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑯ 発明者 米沢敏夫

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑯ 出願人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑯ 代理人 弁理士 鈴江武彦 外2名

明細書

1.発明の名称

半導体装置の製造方法

2.特許請求の範囲

1.導電率の半導体基板の所定領域に非晶質処理を施す工程と、非晶質化された前記所定領域に所望導電率の不純物を導入して不純物領域を形成する工程とを具備することを特徴とする半導体装置の製造方法。

3.発明の詳細を説明

本発明は、半導体装置の製造方法に関する。

一般に、半導体基板中に不純物を拡散すると、不純物拡散によって形成された拡散層中に、その不純物の偏析が観察される。これは、基板中に拡散された不純物が基板内の応力分布に応じて再構成するためであり、その核となるものは空格子点 (vacancy)、O₂、C、重金属等の基板中に亜極を与えている部分と考えられる。このため、偏析の発生は不規則であり、種々の大ささを有する偏析が共存している。偏析は、不

純物の濃度分布の異常によるものであり、基板結晶格子は壊れているが、転位等の大きな結晶欠陥を伴うことではない。従って、偏析は半導体装置の特性上問題となるようナリータ等の原因にはならないが、半導体装置中を流れるキャリアの進行を歪曲させ、低周波雜音源となる。

而して、従来から半導体装置の雜音を減少させるための努力がなされている。例えば、2種類の不純物元素を同時に拡散させて拡散歪を補償する方法、Pによるゲッタリング (gettering) を行う方法がそれである。これら的方法は、全て結晶欠陥や不要不純物を取り除くための有力な方法とされている。このため、これら的方法を採用すると無欠陥で、かつ不要不純物量が少なく良好な低雜音素子からなる半導体装置が製造されるが、これらの方法にも限界があり偏析の発生を十分に抑えることはできない問題があつた。

また、前述したように偏析の発生は、結晶中の微小な亜極の分布及び数によって決定される。

従って、偏析の大きさ、密度、大きさのはらつきは、基板の結晶状態、含有不純物量によって決定される。この場合、偏析の発生は、拡散量の分散と再結晶に依存し、偏析による結晶量は拡散不純物が一定なら同量である。

本発明は、かかる点に鑑みてなされたもので、偏析の発生を阻止して良好な低雑音電子からなる半導体装置を容易に得ることができる半導体装置の製造方法を見出したものである。

以下、本発明の実施例について図面を参照して説明する。

先ず、第1図に示す如く、N型半導体基板1の表面に熱酸化により厚さ約5000Åの酸化膜2を形成する。次いで、半導体基板1のベース形成予定領域に対応する酸化膜2の領域に周知の写真鍼刻法により窓3を開口する。次いで、この酸化膜2をマスクにして電子線を照射条件 加速電圧200kV、電流値1mA、照射量 1.0^{16} 個/cm²で照射し、ベース形成予定領域を非晶質化する。この非晶質化されたベース形成予

新しく酸化膜2を形成し、ベース領域4内のエミッタ形成予定領域に対する領域に写真鍼刻法により窓5を開口する。次いで、ベース領域4の形成工程と同様に、酸化膜2をマスクにしてエミッタ形成予定領域を、照射条件 加速電圧200kV、電流値1mA、照射量 1.0^{16} 個/cm²の電子線封鎖により非晶質化した後、リンの不純物拡散を施し、エミッタ領域6を形成する。

然る後、酸化膜2にベース領域4に通じるコンタクトホール7を開口し、このコンタクトホール7及び窓5を介してベース領域4、エミッタ領域6に夫々接続する取出電極8、9を形成して、第3図に示す如き半導体装置11を得る。

このようにして製造された半導体装置11では、ベース領域4及びエミッタ領域6の不純物領域は、非晶質化された後に所定の不純物を導入して形成されているので、偏析の発生がほとんど抑制されており、しかも僅かに発生した偏析についてもその大きさ、大きさのはらつき、及び密度がほぼ均一なものであることが判った。

定領域にガロンの不純物拡散を施し、ベース領域4を形成した。ここで、ベース形成予定領域を非晶質化する手段としては、電子線の照射の他にも所定の照射条件で放電線、分子線、エ線、イオンビーム等を照射する手段を採用しても良い。また、ベース領域4を形成する不純物のイオン注入処理により、イオン注入条件を所定の条件に設定することによって、非晶質化とベース領域4の形成とを同時に達成するようにしても良い。この場合には、イオン注入処理の際に形成する衝撃緩衝膜の膜厚を制御して非晶化に必要な照射条件を設定しても良い。また、ベース形成予定領域を非晶質化した後に、熱処理を施してある程度再結晶化させてから、所定の不純物を導入してベース領域4を形成するようにしても良い。また、非晶質化後の不純物導入工程の前段の工程で所定濃度のシリコンをベース形成予定領域に導入しても良い。

次に、同図例に示す如く、酸化膜2を除去した後、半導体基板1及びベース領域4の表面に

その結果、極めて良好な低雑音電子によって半導体装置11を構成できることが判った。

因に、本発明方法にて製造された半導体装置11では、ノイズレベルは16~25dBであり、歩留は約65%であったが、非晶質化処理を採用しない従来方法で製造された半導体装置では、ノイズレベルは8~12dBであり歩留は、約97%であることが実験的に確認された。

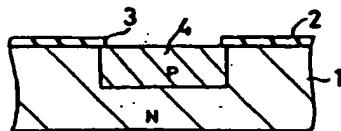
以上説明した如く、本発明に係る半導体装置の製造方法によれば、偏析の発生を阻止して良好な低雑音電子からなる半導体装置を容易に得ることができると著しい効果を有するものである。

4. 図面の簡単な説明

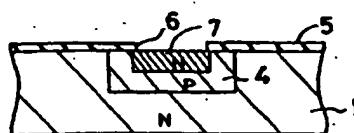
第1図乃至第3図は、本発明に係る半導体装置の製造方法を工程順に示す説明図である。

1...半導体基板、2...酸化膜、3...窓、4...ベース領域、5...酸化膜、6...窓、7...エミッタ領域、8...コンタクトホール、9...取出電極、11...半導体装置。

第1図



第2図



第3図

